

eGaN® FETの小信号RF特性



Michael de Rooij Ph.D.、アプリケーション・エンジニアリング部門エグゼクティブ・ディレクタ、Johan Strydom Ph.D.、アプリケーション部門バイス・プレジデント、EPC

eGaN FETは、パワー・スイッチング・デバイスとして設計され、最適化されていますが、RF特性も良好です。200 VのeGaN FETで最小のEPC2012 [3] を、RF評価用を選び、高周波でのRF特性をさらに向上させるために、将来のeGaN FET製品のRF特性を最適化する出発点とする予定です。

RF用FETは、パワー・スイッチング・デバイスとは異なり、電力利得を最大化し、歪みを最小化するために、線形動作領域で最高の振る舞いをするように設計されています。例えば、パワー・スイッチング・デバイスは、オン抵抗 $R_{DS(on)}$ とゲート電荷が最適化されています [1,2,3,17,18,19,20]。パワー・スイッチング用FETとRF用FETとの間のもう1つの重要な違いは、線形領域でのより大きな電力損失に対応するために、同等の端子特性で、RFデバイスの電力消費が、パワー・スイッチング・デバイスの電力消費よりも大幅に大きいことです。

このホワイト・ペーパーでは、周波数範囲200 MHz~2.5 GHzでのRF特性に焦点を当てています。

eGaN FETのRF特性

さまざまなRF用FETを互いに比較する前に、それらの特性を適切に評価する必要があります。これは、制御されたバイアス条件下で2ポートのネットワークと見なし、FETのSパラメータを測定することによって実現できます。

試験装置 (EPC9903) は、EPC2012向けに設計され、RF信号をFETに接続し、データ・セットが有効になるように、必要なSパラメータの測定基準面を提供します。この試験装置の設計では、高周波で低損失にするために選択された厚さ30ミル (1ミルは0.0254 mm) の米ロジャースの4350基板 [21] を使いました。これによって、この設計は12 GHzの高い周波数に対応できます。図1は、基準面の設計であり、EPC2012の外形を強調しています。デバイスのゲートとドレインへの伝送ラインは、特性インピーダンス50Ωのマイクロストリップ伝送ラインとして設計しました。

この試験装置は、eGaN FETのソース・パッドに近接して配置された負の温度係数のサーミスタ (NTC: negative temperature coefficient thermistor) を備えており、RF特性に影響を与えずに、その領域の銅の温度を測定できます。図2は、試験装置EPC9903の写真です。右側の画像には、上部に取り付けたヒートシンク (冷却器) が見えます。EPCのFETは、裏面 (はんだ付け) と比べて、接合部からデバイス表面までの熱抵抗が小さいため [3]、ヒートシンクをデバイスの表面に取り付けると、デバイスの電力消費能力に大きく影響します。

試験装置とデバイスEPC2012の熱的制限のため、eGaN FETのテストは、パルス・ベースのテストに限定しました。このデバイスは、ヒートシンクなしで平均消費電力を0.7 W以下に維持され、小さいデューティ比のバイアスでパルス駆動され、ヒートシンクと強制空冷で5 Wにしました。ここで使ったヒートシンクは、米Wakefield-Vetteの熱伝導材料 [7] を使った米Advanced Thermal Solutions [14] 製で、大きさは15 mm×15 mm×高さ14.5 mmでした。

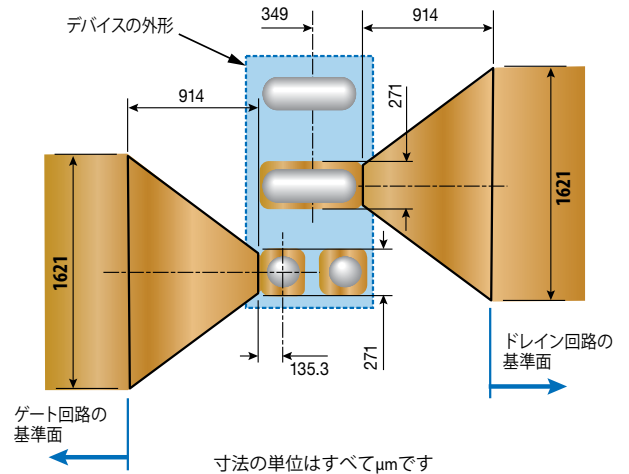


図1: 厚さ30ミルの米ロジャースの4350基板を使ったときのeGaN FET (EPC2012) の基準面の設計

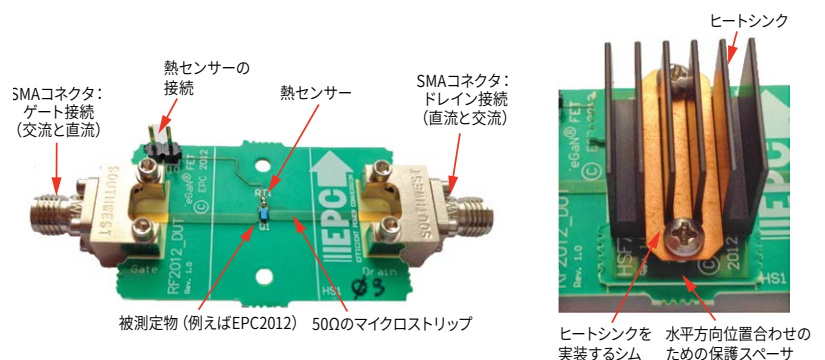


図2: eGaN FET (EPC2012) 用の小信号RF試験装置EPC9903の写真 (右図には取り付けられたヒートシンクが見えます)

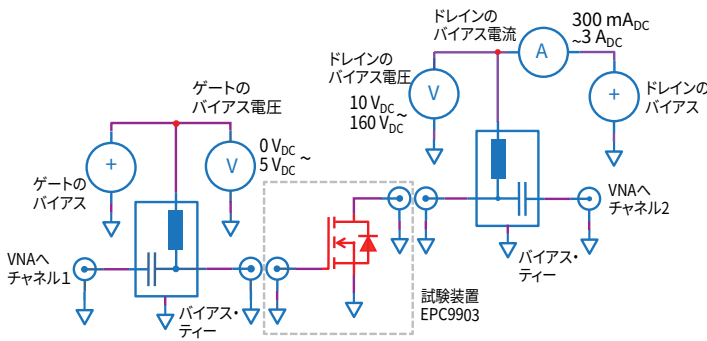


図3：基本的な試験装置の概略図とRF小信号テストのセットアップ

小信号RF測定の設定アップ

試験装置EPC9903を使った基本的なセットアップが図3です。バイアスとRF信号の両方が、SMAコネクタを使って基板に供給されます [23]。バイアス・ティー [4] は、ゲート/ドレインのバイアスとRF信号の接続に個別に使用しました。

デバイスEPC2012のSパラメータ測定に試験装置EPC9903を使う前に、Thru-Reflect-Line (TRL) 法を使って較正しました[10]。その後の工程は十分に文書化されており、[11]で説明されているものと同じです。

最高の最大利得バイアス設定のための小信号測定

小信号Sパラメータのセットアップが完了したら、次のステップは、さまざまなバイアス条件でEPC2012を測定して、最高の最大利得バイアス点を決定することでした。次に、これを使って、EPC2012の大信号RF電力特性を評価するためのA級パワー・アンプを設計します。

デバイスの有効な利得周波数範囲を決めるための初期テストでは、低いドレイン・バイアス電圧10 Vで300 mAの連続波 (CW: continuous wave) 条件下で30 MHz~12 GHzの周波数をスイープしました。その後のテストは、200 MHz~2.5 GHzの周波数範囲に制限しました。初期テストでは、試験装置とデバイスのRF特性に対するヒートシンクの影響も調べました。ヒートシンクの影響は2.5 GHz以上でのみ検出可能になり、デバイスの動作周波数を十分に上回る6.5 GHz付近で共振を引き起こすことが分かりました。

次に、小信号Sパラメータ測定のために、10 V~70 Vで数10 mA~6 Aのさまざまなドレイン・バイアス条件をFET端子に加ええました。これらの条件下では、FETのバイアス電力損失が大きくなり、測定中にデバイスに加えるパルスの時間を短くしました。パルス幅は繰り返し周波数50 Hzで約20 μsに設定しました。

この説明では、ゲート・ソース回路をポート1、ドレイン・ソース回路をポート2と指定します。図4は、ドレインのバイアス電力の関数としての500 MHzでの最大利得のグラフです。このグラフは、ドレインのバイアス電力が20 Wを超えると、ドレインのバイアス電力がさらに増加しても最大利得は、ほとんど増加しないことを明確に示しています。ドレイン電圧がバイアス電圧15 Vを超えると、ほぼ一定の利得を示します。このグラフは、関心のある領域によって強調表示されたA級アンプの有用なドレイン・バイアス電力範囲を示しており、このようなアンプの設計点になります。アンプの設計において、ドレイン・バイアスは、最大振幅で振れるように、十分な電圧にする必要があることに注意することが重要です。電圧が高すぎると、不要なドレイン・バイアス電力が発生し、低すぎると、1 dBの圧縮点が低下し、クリッピングが発生します。

図5は、10 W~179 Wの範囲のさまざまなドレイン・バイアス電力条件に対する周波数の関数としての最大利得のグラフです。低いドレイン・バイアス電力は、600 MHzを超えると利得が大きく低下し、非常に高いドレイン・バイアス電力では、利得は400 MHz弱で低下します。

デバイスEPC2012の性能を500 MHzで動作するA級アンプとして評価するために使えるデータから、3つの最適なドレイン・バイアス点を特定しました。ドレイン電力はそれぞれ20 W、40 W、80 Wで、ドレイン・バイアス電圧は約65 Vです。500 MHzを選択した理由は、テストしたさまざまなデバイスで最高の利得周波数積が得られたためです。さらに、さまざまなドレイン・バイアスの電力点を使って、1 dBの圧縮点とドレイン効率への影響を判断します。

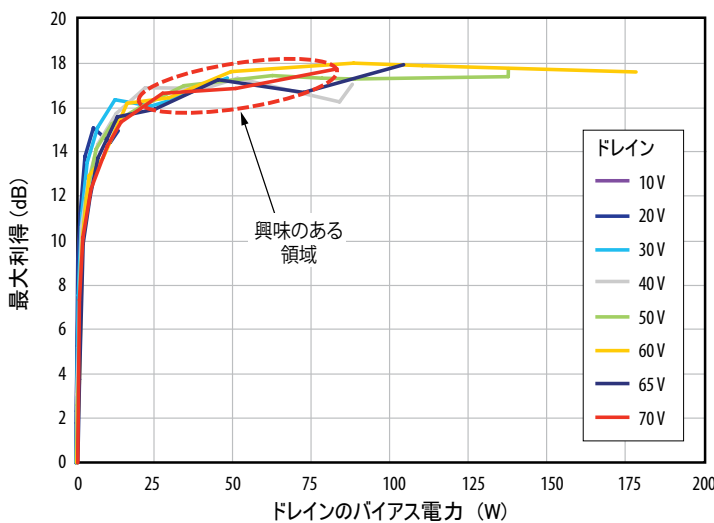


図4：eGaN FET (EPC2012) に対して測定した500 MHzでのさまざまなドレイン・バイアス電力の関数としての小信号最大利得のグラフ

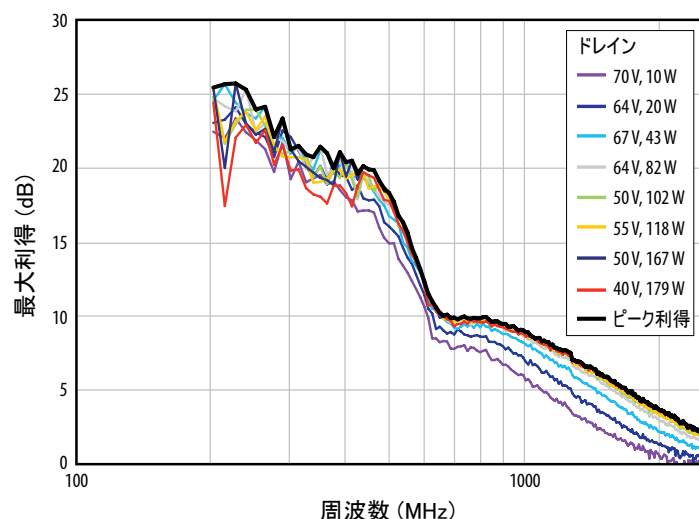


図5：さまざまなドレイン・バイアス条件での最大利得

RFパワー・アンプ設計のパラメータ

EPC2012には、最大利得と周波数に基づいて、適切なドレイン・バイアス点と周波数を選択しています。次に、RFパワー・アンプの設計に使えるこれらのバイアス点と周波数におけるSパラメータを分析します。

図6は、ゲート (S11) とドレイン (S22) の反射係数に対するスミス・チャートの200 MHz~2.5 GHzのプロットです。このときのドレイン・バイアスは64 V、1.275 Aです。ドレイン電流の変化は、入力と出力のインピーダンスにほとんど影響を与えません。ただし、ドレイン電圧を15V以下に下げると、eGaN FETの出力容量 C_{OSS} が劇的に増加するにつれて、入力と出力のインピーダンスに大きく影響します。これによって、デバイス内部でより大きな出力電流がシャントされるため、利用可能な利得も減少し、出力電圧振幅が減少します。この問題は、大信号アンプを設計するときには考慮する必要がありますが、この説明の範囲外です。

スミス・チャートのプロットは、EPC2012が200 MHz~2.5 GHzの領域においてゲート回路とドレイン回路の両方で低インピーダンスであり、特に両方が容量性である500 MHzで重要であることを示しています。

測定データに基づいて、500 MHzでのゲート-ソース間インピーダンスは $5.44 - j3.69\Omega$ 、ドレイン-ソース間インピーダンスは $3.13 - j3.08\Omega$ で、デバイスへの整合ネットワークを決めるために使えます。バイアス・ネットワークの影響、およびアンプを無条件に安定化させる必要があるかどうか、ネットワーク設計を整合させる前に考慮しなければなりません。

$|\Delta| < 1$ および $K > 1$ のRollett Stability [22]条件に基づく安定性分析 [1,15]は、デバイスEPC2012が500 MHzに近いけれども、無条件に安定していないことを示します。ここでは、 $|\Delta| = 0.722$ 、 $K = 0.673$ です。500 MHz、64 V、1.275 Aのドレイン・バイアスでの安定円 (stability circle) のプロットを図7に示し、不安定な領域を強調して示しています。入力と出力のインピーダンスの場合のように、ドレイン・バイアス電流の変化は、安定円の位置とサイズにほとんど影響しません。スミス・チャートは、不安定な領域が小さいことを示しています。アンプの無条件の安定性を確実にするには、RFゲート回路に小さな直列抵抗を追加してインピーダンスをスミス・チャートの右側にシフトさせるだけで十分であり、これによって無条件の安定性が確保されます。ただし、電力が大きく、抵抗が大きなRF電力を消費するため、このソリューションは出力に対して実用的ではなく、それによってアンプの実効的な利得が低下します。広帯域アンプの特性を調べられるようにするために、2つのLセクション・ネットワークで構成される低Q値の整合ネットワークを出力に選択しました。これは、対応する低抵抗損失で小さなコイルを使えるので、整合ネットワークの損失を減らす傾向があります。特に2Ωから50Ωのような大きな変換に役立ちます。

ゲート・ソースおよびドレイン・ソースのインピーダンスの実部は、RF信号をeGaN FETに接続するために使われる伝送線路の特性インピーダンス (50Ω) よりも小さいため、インピーダンス整合ネットワークは、図8のように表せます。ここで Z_L は、ゲート・ソース間またはドレイン・ソース間のインピーダンスです。

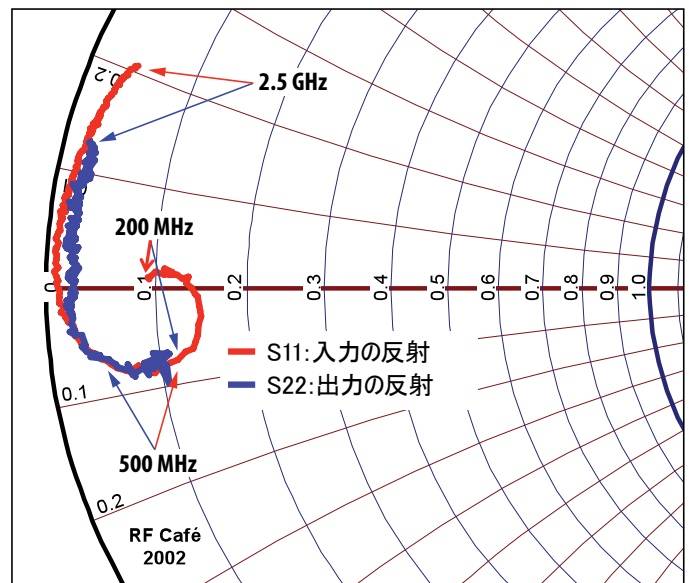


図6：周波数範囲200 MHz~2.5 GHzでのEPC2012のゲート (S11) とドレイン (S22) の反射のスミス・チャートのプロット

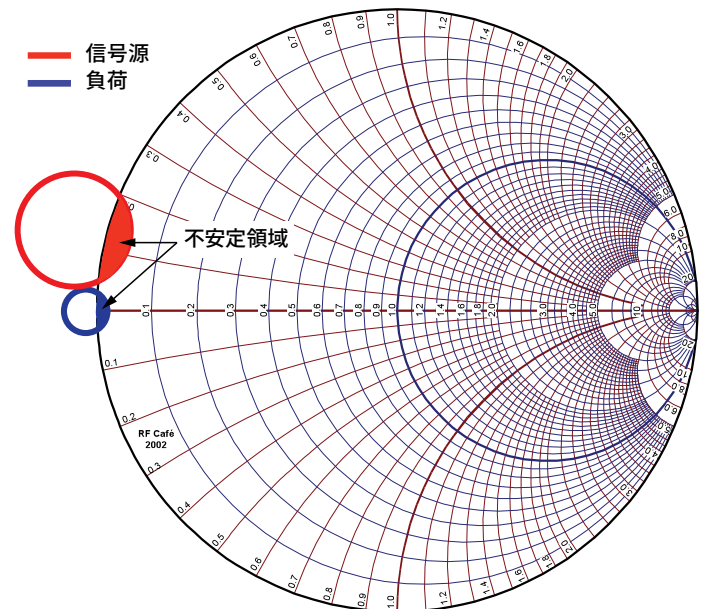


図7：64 V、1.275 Aのドレイン・バイアスで500 MHzにおけるデバイスEPC2012の安定円のプロット

図8に示した基本的な整合ネットワークは、次の解になります [1]:

$$B = \pm \frac{1}{Z_0} \cdot \sqrt{\frac{Z_0 - R_L}{R_L}} \quad (1)$$

$$X = \pm \sqrt{R_L \cdot (Z_0 - R_L)} - X_L \quad (2)$$

ここで、 Z_0 は、RF信号をeGaN FETに接続するために使われる伝送線路の特性インピーダンスです。

入力マイクロストリップ伝送線路のトロンボーン部分は、インピーダンス整合ネットワークを特定の周波数でデバイスに合わせて調整するために使うことができます。Bの計算値(図8、この場合はコンデンサ)を使って、それを50Ωの伝送線路上のFETから離すと、スミス・チャート上でインピーダンスが時計回りに回転する結果、インピーダンスがシフトし、整合ネットワークの周波数応答が変わります。これは、広い動作周波数範囲に適したアンプを設計するときに役立ちます。

eGaN FETのEPC2012に適したアプリケーション

eGaN FETのEPC2012のSパラメータ分析によって、最大635 MHzで良好な利得(10 dB以上)が得られることが実証されました。これは、いくつかのアプリケーション、特にパルス・アプリケーションで役立ちます。これらのアプリケーションには、MRI(磁気共鳴画像)の低電力送信システムやサイクロトロン・ドライバなどがあります。

MRIシステムは、42 MHz(1Tシステム)~300 MHz(7Tシステム)の周波数範囲で動作します。画像作成中、RFパルスが被験者に送信されます。EPC2012は、MRI送信システムでの使用に適したいくつかの電気特性を備えています。EPC2012がMRI磁石の「内部」での使用にも適しているかどうかをさらに判断するために、米ケース・ウェスタン・リザーブ大学が磁化率テストを実施しました。磁石内部の部品は、 $24 \cdot 10^{-6}$ 以下の絶対的な体積磁化率値を備えていなければなりません。図9は、磁化率テストのMRIと写真画像で、EPCのデバイスが画質に影響を与えず、MRI画像でははっきり区別できることがわかります。磁化率の限界を超えるデバイスは、画像を歪ませ、大きな黒い斑点としてはっきりと現れるか、水に石を投げ込んだような波紋のある画像を生成します。

デバイスEPC2012に適したこの他のアプリケーションには、サイクロトロン・ドライバがあります。このようなシステムは、広い周波数で動作し、通常はアプリケーションに固有です。サイクロトロンもパルス式であり、EPC2012は小型、高耐圧なので、この種のアプリケーションに最適です[2]。今後の研究では、いずれもパルス・モードで動作するWiFi、Bluetooth、Zigbee、M2Mのパワー・アンプなどのアプリケーションも検討する予定です。

連続波(CW)の用途の場合、EPC2012は、大量の熱流束を放散できる適切なRFパッケージに収める必要があります。熱を効率的に除去するためのもう1つのオプションは、eGaN FETの裏面シリコンを回路基板に共晶チップ接合することです。

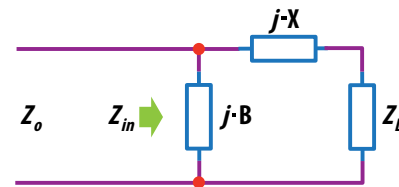


図8：eGaN FET のEPC2012に適した整合ネットワーク

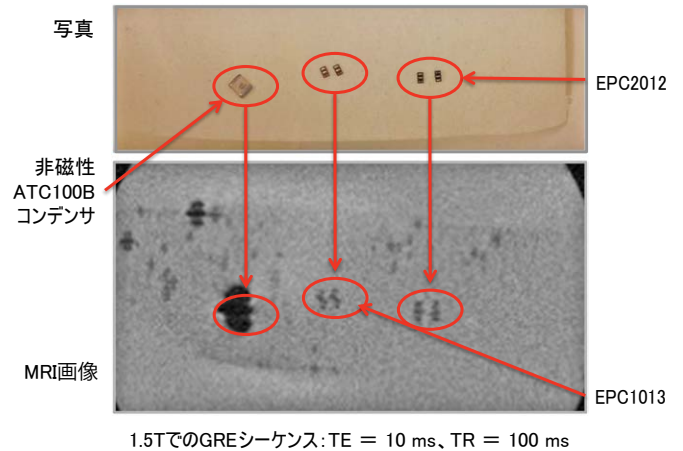


図9：ATC100Bシリーズの非磁性コンデンサと比べたときのEPC2012の磁化率の影響を示すMRI画像

結論

EPC2012の小信号Sパラメータ測定は、デバイスが約635 MHzまで良好な利得(10 dB以上)が得られることを示しています。EPC2012は、小型なので、A級または同様のRFアンプで使うと、RFアプリケーションを熱的に制限します。オン時間パルスの小さいRFパワーを必要とするアプリケーションは、全平均電力損失が5 W以下に維持されるeGaN FET (EPC2012)による駆動に適しています。この実験データに基づいて、A級RFアンプの設計の基礎も示しました。

参考文献:

- [1] D. M. Pozar, "Microwave Engineering," Third Edition 2005, J. Wiley ISBN 0-471-44878-8
- [2] <https://ja.wikipedia.org/wiki/サイクロトロン>
- [3] EPC2012 datasheet, <https://epc-co.com/epc/Products/eGaNfets/EPC2012.aspx>
- [4] Bias Tee 8860SFM2-12, www.aeroflex.com
- [5] S. J. Orfanidis, "Electromagnetic Waves and Antennas," Chapter 13, <http://www.ece.rutgers.edu/~orfanidi/ewa/>
- [6] www.rfcafe.com
- [7] Wakefield Engineering thermal interface material P/N 173-7-1212A, <http://www.wakefield.com>
- [8] http://en.wikipedia.org/wiki/Electronic_amplifier
- [9] R. C. Hejhall, "RF Small Signal Design Using Two-Port Parameters," Motorola application note AN215A, 1993.
- [10] Engen, G.F., Hoer C.A., "Thru-Reflect-Line: An Improved Technique for Calibrating the Dual Six-Port Automatic Network Analyzer," IEEE Trans. Microwave Theory and Techniques, December 1979.
- [11] Agilent Network Analysis Applying the 8510 TRL Calibration for Non-Coaxial Measurements Product Note 8510-8A
- [12] www.microwaves101.com
- [13] <https://ja.wikipedia.org/wiki/磁化率>
- [14] ATS-54150K-C2-R0 datasheet, Advanced Thermal Solutions, www.qats.com
- [15] Ken Payne, "Practical RF Amplifier Design Using the Available Gain Procedure and the Advanced Design System EM/Circuit Co-Simulation Capability," Agilent Technologies White Paper, 2008, www.agilent.com
- [16] G. Gonzales, "Microwave Transistor Amplifiers," Second Edition 1997, Prentice Hall ISBN 0-13-254335-4
- [17] A. Lidow, J. Strydom, M. de Rooij, Y. Ma, "GaN Transistors for Efficient Power Conversion," First Edition, ISBN 978-0-615-56925-3
- [18] J. Strydom, "eGaN® FET- Silicon Power Shoot-Out Volume 8: Envelope Tracking," Power Electronics Technology, May 2012, http://powerelectronics.com/power_semiconductors/gan_transistors/egan-fet-silicon-power-shoot-out-volume-8-0430/
- [19] J. Strydom, "eGaN® FET- Silicon Power Shoot-Out Volume 11: Optimizing FET On-Resistance," Power Electronics Technology, Oct. 2012, http://powerelectronics.com/discrete-semis/gan_transistors/egan-fet-silicon-power-shoot-out-volume-11-optimizing-fet-on-resistance-1001/
- [20] M. de Rooij, J. Strydom, "eGaN® FET- Silicon Power Shoot-Out Volume 9: Low Power Wireless Energy Converters," Power Electronics Technology, June. 2012, <http://powerelectronics.com/discrete-power-semis/egan-fet-silicon-shoot-out-vol-9-wireless-power-converters>
- [21] Rogers 4350 material specifications, www.rogerscorp.com
- [22] J. M. Rollett, "Stability and Power-Gain Invariants of Linear Twoports," IRE Transactions on Circuit Theory, Vol. 9, Issue 1, March 1962, pp 29 – 32
- [23] 292-05A-5 SMA End Launch datasheet, SouthWest Microwave, www.southwestmicrowave.com

謝辞:

EPCは、このプロジェクトにおける以下の方々をサポートに感謝します:

- 米Modelithicsは、試験装置の設計と小信号Sパラメータの測定をサポートしています。
- ケース・ウェスタン・リザーブ大学のCase Center for Imaging ResearchのMichael Twieg氏とMark Griswold氏は、eGaN FETのEPC2012の磁化率試験を支援しました。
- 空白のスミス・チャートは、RFなどのポータルサイト <http://www.RFcafe.com>。
- 米Peak Gain WirelessのMatthew Meiller氏は、整合ネットワーク設計につながるsパラメータの分析を支援しました。